

Japanese Patent Kokai Number: JP63069193

Publication date: 1988-03-29

Inventor(s): NUNOMURA KEIJI

Applicant(s):: NIPPON ELECTRIC CO

Requested Patent: JP63069193

Application Number: JP19860214452 19860910

Priority Number(s): JP19860214452 19860910

IPC Classification: G09F9/30 ; H05B33/22

EC Classification:

Title: EL DEVICE AND MANUFACTURE OF THE SAME

Concise Explanation

JP-A 63-69193 discloses:

(1) An EL device comprising a pair of electrodes, at least one of which is transparent, and a thin-film light-emitting layer and one or more current-limiting layers sandwiched between said electrodes and capable of being driven at a direct current, characterized in that at least one of said current-limiting layers comprises a sintered ceramic material.

(2) The EL device according to claim 1, characterized in that said current-limiting layer of said sintered ceramic material has varistor properties.

(3) An EL device comprising a first electrode formed on a sintered insulating ceramic substrate, a sintered ceramic current-limiting layer having resistance or varistor properties, a thin-film light-emitting layer and a second electrode formed of a transparent conductive layer, characterized in that said sintered ceramic substrate, said first electrode and said sintered ceramic current-limiting layer are in the form of an integrally sintered ceramic structure.

(4) An EL device fabrication process characterized by comprising a step of making a first green sheet to provide an insulating substrate, a step of making a second green sheet that is converted by firing into a ceramic material having resistance or varsity properties, a step of making a ceramic structure by a process wherein a thick-film form of first electrode is formed on at least one of said first or second green sheet, and said first and second green sheets are laminated together in such a way that the surface of the thus formed first electrode is

sandwiched therebetween, followed by compression, then bonding and finally firing, and a step of forming a thin-film light-emitting layer and a second electrode on said ceramic structure by thin-film forming means such as vacuum evaporation or sputtering.

For the material for the sintered ceramic current-limiting layer, use may be made of not only ZnO based materials but also materials comprising systems composed mainly of various oxides such as titanium oxide, tin oxide, manganese oxide, BaTiO_3 and SrTiO_3 as well as SiC, etc.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-69193

⑪ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)3月29日

H 05 B 33/22
G 09 F 9/30

3 6 5

6744-3K
6866-5C

審査請求 未請求 発明の数 3 (全6頁)

⑭ 発明の名称 E L素子とその製造方法

⑮ 特 願 昭61-214452

⑯ 出 願 昭61(1986)9月10日

⑰ 発 明 者 布 村 恵 史 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

E L素子とその製造方法

2. 特許請求の範囲

- (1) 少なくとも一方の電極が透明である1対の電極間に薄膜発光層と1層以上の電流制限層が挟持されてなる直流駆動可能なE L素子において、前記電流制限層のうち少なくとも1層がセラミック焼結体からなることを特徴とするE L素子。
- (2) セラミック焼結体の電流制限層がバリスター特性を有していることを特徴とする特許請求の範囲第(1)項記載のE L素子。
- (3) 絶縁体のセラミック焼結体基板上に形成された第1電極、セラミック焼結体の抵抗性あるいはバリスター特性を有した電流制限層、薄膜発光層、透明導電膜の第2電極からなり、前記セラミック焼結体基板と前記第1電極と前記セラミック焼結体電流制限層が一体的に焼結された

セラミック構造物であることを特徴とするE L素子。

- (4) 絶縁体の基板となる第1のグリーンシートを作成する工程と、焼成することにより抵抗性あるいはバリスター特性を有するセラミックとなる第2のグリーンシートを作成する工程と、第1あるいは第2のグリーンシートの少なくとも一方に第1電極を厚膜で形成し該第1電極形成面を挟むように前記第1及び第2のグリーンシートを張り合わせ加圧接着後焼成する工程によりセラミック構造物を作成する工程と、真空蒸着やスパッタ等の薄膜形成手段により前記セラミック構造物上に薄膜発光層、第2電極を作成する工程とを含むことを特徴とするE L素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、発光表示装置や面光源として利用されるE L素子とその製造方法に関する。

〔従来の技術〕

EL素子は $ZnS:Mn$ 等の電場発光現象を有する蛍光体物質に電圧を印加することにより発光を得るものである。EL素子には粉末の蛍光体を使用した分散型ELと蛍光体薄膜を採用した薄膜型ELがある。分散型ELは製造が容易であるが、輝度や寿命に問題があり、比較的低輝度で利用できるバックライト的な用途が主である。これに対して、薄膜型ELは高輝度、長寿命の特徴を有しており各種の表示装置に利用されている。第3図に従来のもっとも簡単な構造の薄膜EL素子を示す。第3図に示すように、ガラス等の基板31上に第1電極32、 $ZnS:Mn$ や $ZnSe:Mn$ や $ZnS:Tb$ 、F等の薄膜からなる薄膜発光層33、第2電極34から構成される。電極32及び34の少なくとも一方の表示側となる電極はITOやAu薄膜等の透明電極で形成されている。このような構造の素子に電圧を印加すると一定の閾値電圧以上で発光が得られる。しかしながら、発光と共に安定な発光動作を維持することができず実用

要となる問題がある。

そこで直流低電圧で発光させることができる素子を実現する努力がなされている。第5図はその一例である。第5図に示すように、基板51上に第1電極52、薄膜発光層53、薄膜電流制限層54、第2電極55を積層したものである。薄膜電流制限層54の抵抗により素子を流れる電流が制限され素子破壊が防止される。この薄膜電流制限層54としては $ZnSe$ 、 Se 、 Si 、 Ge 等の薄膜が利用されている。この構造の素子は微小な発光面積のものでは比較的安定に動作させることができるが、表示装置や面光源として実用上意味のある面積のものでは多くの破壊点が発生し、実用に供することが困難であった。これは薄膜プロセスではピンホールの発生や汚染物の付着を完全に排除することは非常に困難であり、また、上述の構造のEL素子ではこれらの欠陥を核として電圧印加により破壊しやすいためである。

第6図に直流で発光する薄膜EL素子のもうひとつの例を示す。第6図において、61は第1電

極的な素子を製造することが困難である。現在、実用的な薄膜EL素子は絶縁体層を挿入した構造において実現されている。第4図に代表的な2重絶縁型薄膜EL素子の構造を示す。第4図に示すように、ガラス等の基板41上に第1電極42、第1絶縁体層43、薄膜発光層44、第2絶縁体層45、第2電極46からなり、通常は第1電極42はITO透明導電膜で形成されている。絶縁体層43、45は Y_2O_3 、 Al_2O_3 、 Ta_2O_5 、 SiO_2 、 SiN 、 $BaTiO_3$ 、 $PbTiO_3$ 、 $SrTiO_3$ 等の誘電体薄膜であり、スパッタや蒸着等により0.1~1ミクロン程度の厚さに形成されている。第4図においてどちらか一方の絶縁体層を省略した片絶縁構造としてもよい。絶縁体層の主な役割は直流的に流れる電流を防止するものであり、これにより素子破壊の問題が大幅に低減された。この素子の問題としては絶縁体層の採用により交流駆動が余儀無くされることがや駆動電圧が高くなることである。このため、表示装置としては高価格な高耐圧ICの採用や非常に複雑な駆動方式が必

要であり、62は半導体単結晶板、63は薄膜発光層、64は透明導電膜からなる第2電極である。半導体単結晶板としてはSiやGaAsが使用されている。この場合は第5図の薄膜抵抗層を採用したものでより格段に安定な動作を得ることができるが、半導体単結晶板は著しく高価であり、また表示装置に要求される大面積化に非常に大きな問題を有している。

〔発明が解決しようとする問題点〕

EL素子は各種の構造のものが開発検討されているが、それぞれ問題点を有している。実用上はなるべく低電圧の直流で高輝度発光させることが好ましい。上述したように直流駆動型の薄膜EL素子も各種検討されているが、安定性や価格、大面積化等の問題があり実用性を得るに至っていない。

本発明の目的は、駆動電圧を低くでき、しかも直流駆動可能で、高安定な発光特性が^{トリス}高コトで実現でき、大面積化への対応を可能とし、また電流制限層の制御が容易で製造が比較的容易

であるE.L.素子とその製造方法を提供することにある。

〔問題を解決するための手段〕

本発明の第1の発明のE.L.素子は1対の電極間に薄膜発光層と共に抵抗性あるいはバリスター特性を有するセラミック焼結体の電流制限層が挟持されていることを特徴とする。

更に、本発明の第2の発明のE.L.素子は絶縁体のセラミック焼結体基板上に第1電極、セラミック焼結体の抵抗性あるいはバリスター特性を有した電流制限層、薄膜発光層、透明導電膜の第2電極からなり、前記セラミック焼結体基板と第1電極とセラミック焼結体電流制限層が一体的に焼結されたセラミック構造物であることを特徴とする。

また、本発明の第3の発明のE.L.素子の製造方法は絶縁体の基板となる第1のグリーンシートを作成する工程と、焼成することにより抵抗性あるいはバリスター特性を有するセラミックとなる第2のグリーンシートを作成する工程と、第1あるいは第2のグリーンシートの少なくとも一方に第

厚を容易に実現することができる。また、セラミックにおいては各種組成や焼成条件により電気特性を制御することが容易である。これらの特長により薄膜の電流制限層を採用していたE.L.素子では実現できなかった高安定な発光動作が実現される。

薄膜発光層として一般的に使用されている $ZnS:Mn$ や $ZnSe:Mn$ 等は電圧印加に対してアバランシェ現象による抵抗値の非線型性を示す。時々電流に比例して発光を生じるので発光輝度-電圧特性も電圧上昇と共に急激に輝度が増加する非線型性を有している。このような非線型性は、特にマルチプレックス駆動の表示装置としてE.L.素子を利用する場合には好ましいものである。電流制限層にも抵抗値の非線型特性を付与することによりE.L.素子の発光特性の非線型性を更に改善することができると共に、薄膜発光層を流れる電子の運動エネルギーを大きくすることも可能であり、発光効率の改善にも寄与すると期待される。従来の薄膜電流制限層においても $ZnSe$ 等は非線型

1電極を厚膜で形成し第1電極形成面を挟むように前記第1及び第2のグリーンシートを張り合わせ加圧接合後焼成する工程によりセラミック構造物を作成する工程と、真空蒸着やスパッタ等の薄膜形成手段により前記セラミック構造物上に薄膜発光層、第2電極を作成する工程とを含むことを特徴とする。

〔作用〕

従来、薄膜発光層を有する直流駆動型のE.L.素子において電流制限のために薄膜の抵抗層や半導体単結晶板が使用されていたが、本発明の第1の発明においては、これらの代わりに抵抗性、あるいは非線型の抵抗特性であるバリスター特性を有したセラミック焼結体層を採用したものである。このセラミック焼結体の電流制限層により素子破壊に至る過剰な電流を効果的に抑制することができ、従来の薄膜では不可避免的に生じるピンホール等の欠陥部から素子破壊が生じやすかった。これに対して本発明の電流制限層であるセラミック焼結体は薄膜より格段に厚い5ミクロン以上の膜

性を有していたが、非線型の程度や非線型特性の制御は困難であった。本発明においては所謂セラミックバリスターとして知られているように材料組成や焼成条件により最適な非線型特性を実現することができ、優れた発光特性が得られる。

本発明の第2の発明は要するにセラミック焼結体の電流制限層と第1電極とがこれらをサポートする電気絶縁性のセラミック焼結体基板と一体的に焼結された構造物になっていることである。上述したようにセラミック焼結体の電流制限層の効果は良好であるが、あまり厚い層にすることは不適当である。厚い場合は薄膜発光層の欠陥部に電流集中が生じ、その部分が破壊しやすい。従って、ある程度薄い方が好ましい。後述の実施例において詳しく述べるが第1図のような素子構造ではセラミック焼結体電流制限層自体に機械的強度が要求されるために薄くすることは困難である。微小な素子では良いが大面積の表示装置では0.5mm以上の厚さが機械的強度の確保のために必要である。これは上述の電流集中効果に対しても不都合である。

ばかりでなく、マトリックス^{表示素子}装置等のように複数の第1や第2電極が形成配置されたものではクロストークや電極間相互の導通の問題があり不都合を生じる。本発明の第2の発明はこれらの点を考慮してなされたものであり、十分厚く機械的強度を有する絶縁性セラミックと一体的に電流制限層が形成されているために電流制限層を薄くすることに何ら制限はなく、微細な電極パターンを有する大面積の表示装置を実現することができる。このような構造のセラミック構造物はセラミックの原料からなる生シートであるグリーンシートを積層焼成することにより実現することができる。

〔実施例〕

次に本発明の実施例について図面を参照して説明する。第1図は本発明の第1の実施例の断面図である。微量の Al_2O_3 を添加した ZnO を主成分とする厚さ4 μm のセラミック焼結体電流制限層12の一方の面に $Ni-Cr$ の第1電極11を真空蒸着により形成し、もう一方の面に0.3ミクロン厚さの $ZnSe:Mn$ を、 $ZnSe$ と Mn の別々の

の各種の酸化物を主成分とした系の材料や SiC 等を使用することができる。

次に、第2の実施例について第2図を参照して構造及び製造方法について説明する。

Al_2O_3 粉末を主成分としてガラスフリット、有機バインダーを混合してなる泥漿をドクターブレイド法によりキャストニング成膜し厚さ0.4ミリの第1のグリーンシートを作成した。第1のグリーンシートの一部のものには金属ペーストを所定の第1電極パターンに応じてスクリーン印刷した。主成分の ZnO と Bi_2O_3 に金属酸化物の微量添加物を混入し、更に有機バインダーを混合してなる泥漿をドクターブレイド法によりキャストニング成膜し厚さ3.0ミクロンの第2のグリーンシートを作成した。金属ペーストが印刷されていない第1のグリーンシート上に金属ペーストが印刷されている第1のグリーンシートを印刷面が上になるように積層し、更にその上に、第2のグリーンシートを重ね合わせて加圧接合した。その後電気炉により焼成して絶縁性セラミック焼結体基

板上から蒸発させる共蒸着法により薄膜発光層13として成膜した。更に、ITO透明導電膜を第2電極14としてスパッタ法により形成して Bi 素子を作成した。この素子に直流電圧を印加することにより15V以上から発光が観察され80Vの印加においても素子破壊はなく明るい黄橙色の発光が得られた。更にセラミック焼結体電流制限層12として ZnO を主成分とし Bi_2O_3 や他の微量の添加物を混合した粉末原料をもとに焼成して作成したセラミック焼結体を採用した場合では30V以下ではほとんど電流は流れず発光も観察されなかったが40V以上で急激に電流が流れ明るい発光が得られた。これは電流制限層として採用した Bi 添加 ZnO 系のセラミックスのバリスター特性の効果である。このバリスター特性は各種の添加物の配合や焼成条件により制御することができる。セラミック焼結体電流制限層の材料としては ZnO 系以外にも酸化チタンや酸化スズ、酸化マンガン、 $BaTiO_3$ 、 $SrTiO_3$ 等

板21と第1電極22とセラミック焼結体電流制限層23が一体的に焼結された厚さ約0.8ミリの十分な機械的強度を有するセラミック構造物を作成した。次に $ZnSe:Mn$ の薄膜発光層24を真空蒸着により0.3ミクロンの厚さに成膜し、その後ITO透明導電膜からなる第2電極25をスパッタ法により形成して Bi 素子を作成した。

この Bi 素子に直流電圧を印加すると60V以上で急激に発光が立上り、明るい黄橙色の発光が得られた。また第1電極22a、22b、22c……の相互間の距離に比較してセラミック焼結体電流制限層の厚さが十分薄く、更にこの電流制限層がバリスター特性を有しているために第1電極相互間のもれ電流も無視でき、発光表示のクロストークもなかった。

〔発明の効果〕

以上説明したように、本発明は電流制限層として少なくとも1層がセラミック焼結体が用いられているので、安定に動作する直流電圧で動作する Bi 素子が得られ発光の立上がり特性にも優れて

いる。製造も比較的容易であり大面積化への対応も十分可能である。従来の2重絶縁型EL素子に対しても駆動電圧を低くすることができ、また直流で駆動できるために回路コストの大幅な低減がもたらされる。また、セラミック上に透明薄膜が形成されており、セラミックの微少な凹凸やセラミックの色がそのまま表示面の状態になるためにノングレアで高コントラストの表示ができる利点もある。従って本発明は工業的価値の大なるものである。

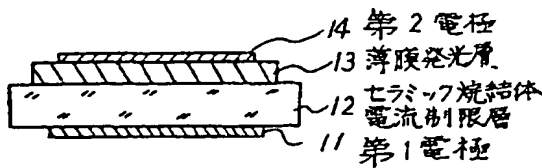
4. 図面の簡単な説明

第1図および第2図はそれぞれ本発明の第1および第2の実施例の断面図、第3図、第4図、第5図、第6図は何れも従来のEL素子の断面図である。

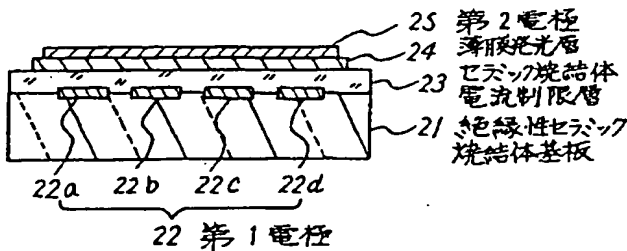
11……第1電極、12……セラミック焼結体電流制限層、13……薄膜発光層、14……第2電極、21……絶縁性セラミック焼結体基板、22(22a, 22b, 22c, 22d)……第

1電極、23……セラミック焼結体電流制限層、24……薄膜発光層、25……第2電極、31……基板、32……第1電極、33……薄膜発光層、34……第2電極、41……基板、42……第1電極、43……第1絶縁体層、44……薄膜発光層、45……第2絶縁体層、46……第2電極、51……基板、52……第1電極、53……薄膜発光層、54……薄膜電流制限層、55……第2電極、61……第1電極、62……半導体単結晶板、63……薄膜発光層、64……第2電極。

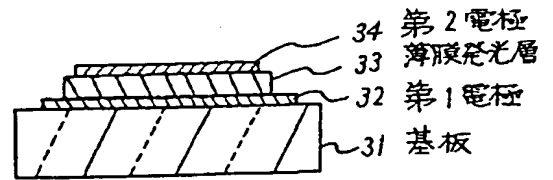
代理人 弁理士 内 原



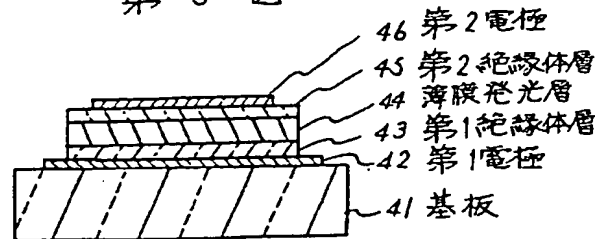
第1図



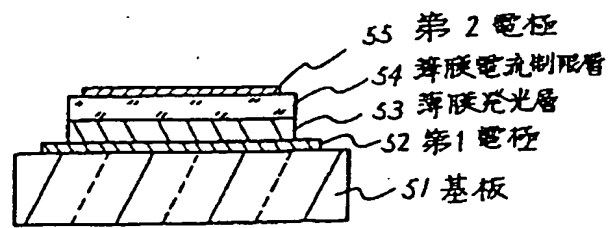
第2図



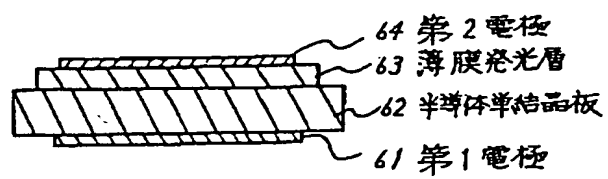
第3図



第4図



第5図



第6図